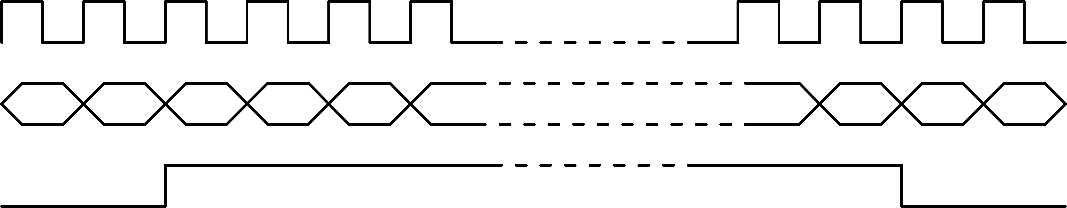
**Raw-to-VIP Bridge IP Core**

Raw-to-VIP Bridge IP Core 可以接收多种格式的视频流然后转换成 VIP 视频格式, Raw-to-VIP Bridge IP Core (简称 raw\_vip\_bridge)还提供了一个可选的接口, 使您可以在 IP 核运行时实时更改它的参数.

raw\_vip\_bridge 总共可以接收三种视频流格式, 都通过 Avalon-ST 接口输入, 包括 FS 格式, PART\_ST 格式和 RAW\_ST 格式.

**Raw Video Format**

**Figure 1-1: FS Format**



clk

raw\_data

raw\_fs

FS 格式仅包含一组 data 总线和一个 FS 信号, 当 FS 信号有效时表示数据线上的数据有效. 特别地, 在 FS 模式中, 以 FS 有效的第一个数据做为图像的第一个像素, FS有效的最后一个数据做为图像的最后一个像素, 在此期间不允许拉低 FS 信号, 否则会使图像数据传送出现错误.

PART\_ST 视频格式为不支持反压的 Avalon-ST 格式, RAW\_ST 视频格式为支持反压的 Avalon-ST 格式, 这两种格式都符合标准的 Avalon-ST 定义, 因此不再详述.

**Raw-to-VIP Bridge Parameter Settings**

**Table 1-1: raw\_vip\_bridge Parameter Settings**

|  |  |  |
| --- | --- | --- |
| Parameter | Value | Description |
| Data Bits | 4-32, Default = **8** | 每个颜色分量的数据宽度. |
| Data Planes | 1-3, Default = **1** | 颜色分量的数量. |
| Data Mode | * **FS** * PART\_ST * RAW\_ST | 选择输入视频的格式. |
| Video In and Out  Use Same Clock | On or **Off** | 打开该选项会把输入与输出  数据流同步到同一个时钟.  该选项仅在 Data Mode 选为  FS 或 PART\_ST 时可用.  选为 RAW\_ST 时该选项为 On. |

|  |  |  |
| --- | --- | --- |
| Parameter | Value | Description |
| FIFO Depth | 512-32768, Default = **4096** | 缓存数据所使用的 FIFO 的深度. |
| FIFO Use | On or **Off** | 打开这个选项会导出  内部 FIFO 所使用的容量.(1) |
| Video Width | Integer, Default = **720** | 输出视频流控制包中的宽度信息. |
| Video Height | Integer, Default = **576** | 输出视频流控制包中的高度信息. |
| Video Interlaced | * **Progressive** * F0 * F1 | 输出视频流控制包中的交错信息. |
| Runtime Control | On or **Off** | 打开该选项会增加一个接口用于实时更改参数. |
| Control Mode | * **Avalon-MM** * Export | 选择使用 Avalon-MM 接口还是简单的导出数据总线. |

1. 与 FIFO 有关的参数仅在 Data Mode 选择为 FS 或 PART\_ST 时有效, 因为 RAW\_ST 模式下不需要内部 FIFO.

**Raw-to-VIP Bridge Signals**

**Table 1-2: Common Signals**

这些信号会随着 raw\_vip\_bridge 的例化而生成.

|  |  |  |
| --- | --- | --- |
| Signal | Direction | Description |
| vst\_clk | Input | 输出视频流的主时钟. |
| vst\_rst\_n | Input | 输出模块会在该复位信号为低时异步复位. |
| raw\_clk | Input | 输入原始视频流的主时钟. 在 Video In and Out-  Use Same Clock 选择 Off 时生成 |
| raw\_rst\_n | Input | 输入模块的复位信号. 在 Video In and Out-  Use Same Clock 选择 Off 时生成 |
| raw\_data | Input | raw 端口 Avalon-ST 的 data 总线,  视频信号通过该总线传输进 IP 核. |
| raw\_fs | Input | 该信号指示 raw\_data 上的数据是否有效. |

|  |  |  |
| --- | --- | --- |
| Signal | Direction | Description |
| raw\_valid | Input | raw 端口 Avalon-ST 的 valid 信号,  该信号指示此时 data 总线上的数据是否有效.  仅在 Data Mode 选择不为 FS 时生成. |
| raw\_startofpacket | Input | raw 端口 Avalon-ST 的 startofpacket 信号,  该信号标志了一个 Avalon-ST 包的开始.  仅在 Data Mode 选择不为 FS 时生成. |
| raw\_endofpacket | Input | raw 端口 Avalon-ST 的 endofpacket 信号,  该信号标志了一个 Avalon-ST 包的结束.  仅在 Data Mode 选择不为 FS 时生成. |
| raw\_ready | Output | raw 端口 Avalon-ST 的 ready 信号,  当 IP 核准备好接收数据时该信号置位.  仅在 Data Mode 选择为RAW\_ST 时生成. |
| fifo\_max\_usedw | Output | 内部 FIFO 所使用的空间的最大值. |
| dout\_data | Output | dout 端口 Avalon-ST 的 data 总线,  IP 核通过该总线输出视频信号. |
| dout\_ready | Input | dout 端口 Avalon-ST 的 ready 信号,  当下游的器件准备好接收数据时置位该信号. |
| dout\_valid | Output | dout 端口 Avalon-ST 的 valid 信号,  该信号指示此时 data 总线上的数据是否有效. |
| dout\_startofpacket | Output | dout 端口 Avalon-ST 的 startofpacket 信号,  该信号标志了一个 Avalon-ST 包的开始. |
| dout\_endofpacket | Output | dout 端口 Avalon-ST 的 endofpacket 信号,  该信号标志了一个 Avalon-ST 包的结束. |

**Table 1-3: Control Signals**

这些信号只会在 raw\_vip\_bridge 参数编辑器里将 **runtime control** 选项打开时出现.

|  |  |  |
| --- | --- | --- |
| Signal | Direction | Description |
| av\_clk | Input | av\_control 从端口的主时钟. |
| av\_rst\_n | Input | av\_control 从端口的复位信号, 低电平有效. |
| av\_address | Input | av\_control 从 Avalon-MM 的 address 总线,  该地址指向某一寄存器, 单位为字(word)偏移. |
| av\_read | Input | av\_control 从 Avalon-MM 的 read 信号,  当您置位该信号时, av\_control 从端口会将  读数据发送到 readdata 总线上. |
| av\_readdata | Output | av\_control 从 Avalon-MM 的 readdata 总线,  av\_control 从端口通过该总线输出读数据. |
| av\_readdatavalid | Output | av\_control 从 Avalon-MM 的  readdatavalid 信号, 该信号用来表明此时  readdata总线上的数据是否有效. |
| av\_waitrequest | Output | av\_control 从 Avalon-MM 的waitrequest  信号, 当该信号置位时, av\_control 从端口  会忽略一切读写请求. |
| av\_write | Input | av\_control 从 Avalon-MM 的 write 信号,  当您置位该信号时, av\_control 从端口会从  writedata 上接收新数据. |
| av\_writedata | Input | av\_control 从 Avalon-MM 的 writedata 信号,  av\_control 从端口通过该总线接收写数据. |
| av\_irq | Output | av\_control 从 Avalon-MM 的 interrupt 信号,  该信号的置位意味着一帧处理完毕, 产生中断. |
| im\_width | Input | 视频宽度信息. |
| im\_height | Input | 视频高度信息. |
| im\_interlaced | Input | 视频交错信息. |

**Raw-to-VIP Bridge Control Registers**

**Table 1-4: raw\_vip\_bridge Control Register Map**

视频的控制包参数会在每帧的开始读取到 IP 核内部缓存，因此有关的设置寄存器可以安全地在处理数据时更新.

|  |  |  |
| --- | --- | --- |
| Address | Register | Description |
| 0 | Control | * Bit 0 为运行寄存器. 设置该位为 0 会使得   raw\_vip\_bridge 停止工作.   * Bit 1 为中断使能寄存器. 设置该位为 1 使能每帧   处理完毕时的中断. |
| 1 | Status | Bit 0 是状态位, 其他位都没有使用.  当 raw\_vip\_bridge 在处理数据时会将该位置 1. |
| 2 | Interrupt | Bit 1 为帧尾中断, 其他位都没有使用.  向该地址写任意数会复位帧尾中断. |
| 3 | Video Width | 视频宽度信息. |
| 4 | Video Height | 视频高度信息. |
| 5 | Video Interlaced | 视频交错信息. |

**Table 1-5: Video Interlaced Data**

视频交错信息取值与含义的对应关系如该表所示.

|  |  |  |
| --- | --- | --- |
| Hex | Bin | Description |
| 4’h2 | 4’b0010 | Progressive |
| 4’hA | 4’b1010 | Interlaced F0 |
| 4’hE | 4’b1110 | Interlaced F1 |

**Document Revision History**

|  |  |  |
| --- | --- | --- |
| Data | Version | Changes |
| October 2015 | 1.3 | 增加了 Control Mode 选项 |
| September 2015 | 1.2 | 将 “计算 FIFO 最大使用容量” 选项更改为  “导出FIFO 当前使用容量” |
| September 2015 | 1.1 | 增加了 Video In and Out Use Same Clock 选项 |
| July 2015 | 1.0 | 第一次发布 |